

## ЛОГИКО-ВЕРОЯТНОСТЕН ПОДХОД ПРИ АНАЛИЗ НА НАДЕЖДНОСТТА НА MOSFET ТРАНЗИСТОРИ

**Продан Иванов Проданов**  
*Технически Университет - Габрово*

## LOGICAL-PROBABILITY APPROACH IN ANALYSIS OF THE RELIABILITY OF MOSFET TRANSISTORS

**Prodan Ivanov Prodanov**  
*Technical University of Gabrovo*

### Abstract

*To determining the reliability of power MOSFET transistors could be used different methodologies and they provide a constant value for failure rates and probability for failure-free operation function. The disadvantage of this approach is that a part of elements are used in various operating modes and environmental conditions. When elements are used in wide range of operating modes and environmental conditions, the reliability parameters have also wide range of changes. In this paper has been presented a logical-probability approach in analysis of the reliability of MOSFET transistors. As a results are defined the most important parameters, that impact into reliability of the MOSFET transistors.*

**Keywords:** Failure rates, Fault Tree Method, Markov analysis, MOSFET transistors, Reliability prediction.

### ВЪВЕДЕНИЕ

Прогнозирането на надеждността на MOSFET транзисторите е задача, която изисква множество данни и детайлно познаване на техните работни режими и модели водещи до отказ. В зависимост от методиката, която се използва, могат да се прилагат мултипликативни или смесени модели за прогнозиране на интензивността на отказите, като се изчислява една константна стойност за зададен работен режим [1, 2 и 3]. При почти всички методики, този подход е идентичен, с изключение на методика FIDES, където могат да се залагат циклична промяна на дадени параметри – температура на околната среда, работно напрежение, механични въздействия и др. Всички тези параметри могат да предизвикат отказ в MOSFET транзисторите, като е трудно с наличните методики, да бъде определено кой от факторите, участващ като корекционен коефициент в модела за прогнозиране на интензивността на отказите влияе в по-голяма степен и може да води до отказ при

определени условия.

Като цел на доклада се поставя: представяне на логико-вероятностен подход за определяне на възможните откази на MOSFET транзистори.

### ИЗЛОЖЕНИЕ

В теорията по надеждност, средната интензивност на отказите на всеки един MOSFET транзистор зависи от приложението натоварвания към които той е чувствителен. Всяко едно от тези условия е различно при различните типове експлоатация и имат различно времетраене по време на жизнения цикъл на елемента. В резултат се получава широк диапазон на изменение на надеждностните показатели като функция от определена комбинация от въздействия на околна среда. Ако тази комбинация се променя според различните типове схеми, електронни апаратури, конструкция и начин на експлоатация, реакциите на всеки един транзистор са различни по отношение на тези въздействия, което води до промяна

в неговата надеждност, водещо до зависимост на надеждностните показатели не само от степента на въздействие, но и от комбинацията между тях.

Често в практиката, надеждността на даден елемент или система се представя с неговите средно време между отказите (MTBF) или средно време до отказ (MTTF). Трябва да бъде отчетено, че MTTF или MTBF не може да представляват времето до отказ или между отказ, тъй като тези величини са мярка за време, когато 63,2% от елементите ще са отказали, което може да се счита за прекалено дълъг период за планирана поддръжка. Ако даден елемент може да се използва в различни съвкупности от околни среди и/или работи при различни работни режими, то трябва да се приложи подход, чрез който да бъдат определени неговите възможни вероятностни състояния водещи до отказ и логико-вероятностните връзки с работните режими и защиты, както и механизмите водещи до отказ. За получаването на такива логико-вероятностни връзки са необходими прилагането на четири подхода: определяне или избор на подходяща методика за изчисление на интензивността на отказите; извеждане на модели отчитащи експлоатационните условия; прилагане на метода „Анализ на Марков“ за определяне на възможните вероятностни състояния и чрез метода „Дърво на отказите“ се прави определяне на логическата връзка между отделните откази и механизми които ги създават.

### 1. Интензивност на отказите на MOSFET транзистори

Интензивността на отказите на електронни елементи  $\lambda_E$  по методика MIL-HDBK-217F [3] се пресмята по следната формула:

$$\lambda_E = \lambda_b \cdot \prod_{i=1}^n \pi_i, F.I.T. \quad (1)$$

където:  $\lambda_b$  – базова интензивност на отказите на дадения елемент, дефинирана при нормална експлоатация,  $\pi_i$  – корекционен пи-фактор според електрическите и топлинни режими, качество на елемента, режим на работа и условия на експлоатация.

Следователно, с отчитане на факторите влияещи върху интензивността на отказите

MOSFET транзистори, формула (1) се преобразува в следния вид:

$$\lambda_{VT} = \lambda_{b\_VT} \cdot \ell^{\frac{-E_a}{k} \left[ \frac{1}{[T_A + (R_{thj-c} + R_{thc-s} + R_{th-s-a}) \cdot P_{DISS}] + 273} \cdot \frac{1}{298} \right]} \cdot \pi_A \cdot \pi_Q \cdot \pi_E \quad (2)$$

където:  $\lambda_{b\_VT}$  – основна(базова) интензивност на отказите(избира се от фирмени каталози за MOSFET,  $T_A$  – температура на охлаждащата среда;  $R_{thi-j}$  – топлинни съпротивления на преходите кристал – околна среда;  $P_{DISS}$  – загуби в транзисторите;  $\pi_A$  – пи-фактор според режима на работа на транзистора;  $\pi_Q$  – пи-фактор според качеството на производство на изследваните транзистори,  $\pi_E$  – корекционен коефициент по експлоатационни условия.

### II. Теория за влиянието на ускоряващите фактори върху надеждността на елементите

Зависимостта на интензивността отказите на дадена група елементи от различните фактори може да бъде представена като функция на факторите от електрическите и топлинните режими и параметрите на охлаждащата среда[4]:

$$\begin{aligned} \lambda_{ee}(V, \Delta T, T, RH, S, W_{vibr}, W_{MS}) = \\ = \lambda_U + \lambda_V(V) + \lambda_{TC}(TC) + \lambda_{TEMP}(T) + \\ + \lambda_{HUM}(RH) + \lambda_{VIBR}(W_{vibr}) + \lambda_{MS}(W_{MS}) \end{aligned} \quad (3)$$

В уравнение (3), интензивността на отказите на електронния елемент може да се представи като комбинацията на n външни въздействия, при която основната интензивност на отказите  $\lambda_U$  се умножава по съставните условия на околна среда  $A_i$ :

$$\lambda_p(Stress_C) = \lambda_U \cdot \prod_{i=1}^n A_i \quad (4)$$

Вероятността за безотказна работа  $R_p(Stress_C)$  на тази част елементи за продължителността на работен профил на експлоатация  $t_K$  ще бъде:

$$R_p(Stress, t_K) = \ell^{-\left(\lambda_U \cdot \prod_{i=1}^n A_i\right) t_K} \quad (5)$$

За система, съдържаща m цикли или въздействия, за вероятността за безотказна работа  $R_{ITEM}(Stress_C, t_K)$  за продължителност от време  $t_K$ , и приложени n вида външни въздействия е:

$$R_{ITEM}(Stress, t_k) = \prod_{j=1}^m \left[ \prod_{i=1}^n R_p(Stress_i, t_k) \right] \quad (6)$$

III. Прилагане на метода „Дърво на отказите“ при съставяне на вероятностен модел на MOSFET транзистори

Това е метод, използван в случаите, когато се търси нежелано събитие (отказ) и елементите, които го създават. Приложим е за електронна апаратура в експлоатационен период, при която отсъстват ранни откази и стареене. Финалното събитие се дефинира като отказ на изследваната система [5, 6, 7].

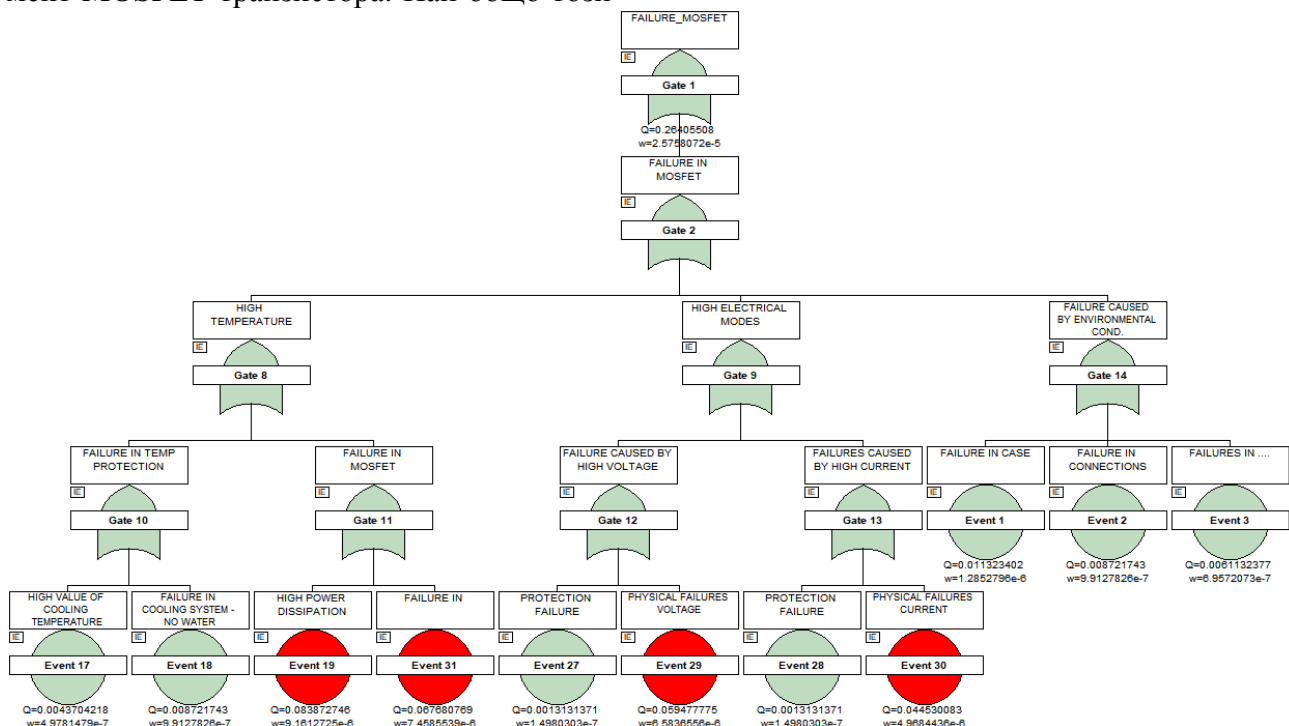
Базовите събития за съставения модел, приложим за възможните откази на даден MOSFET, както и причините които ги създават – отказ в охладителна система, прегряване на транзистора, отказ причинен от прилагането на високо напрежение, отказ, причинен от тока, протичащ през транзистора, отказ в защитните схеми, както и отказ предизвикан от експлоатационните условия. С този модел се цели установяването на важните откази в MOSFET транзистора – фиг. 1.

IV. Прилагане на метода „Анализ на Марков“ при съставяне на вероятностен модел на MOSFET транзистори

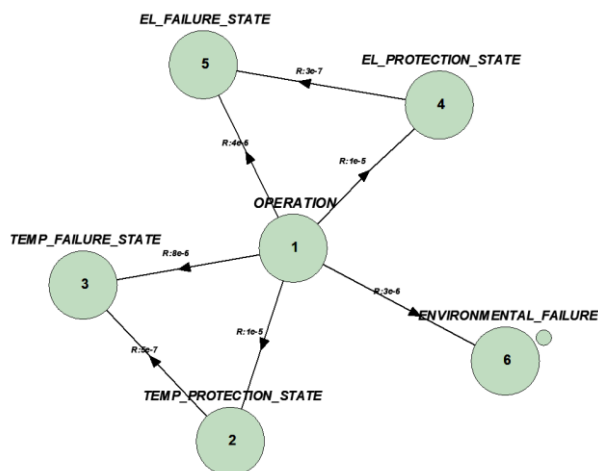
Метода „Анализ на марков“ се използва за създаване на модел [8, 9, 10], представящ в какво състояние ще се намира в даден момент MOSFET транзистора. Най-общо този

модел може да бъде представен с логически разсъждения, направени на база формулата за интензивността на отказите (2). Факторите, които влияят върху надеждността са електрическите режими, като трябва да бъдат обхванати от съответните защиты, температурните режим, също обхванати от защитни схеми и експлоатационните условия. За формула (2) и направените разсъждения може да се предложи и приложи модела представен на фиг. 2. Предвиждат се две защиты, които да предпазват транзистора от аварийни режими по ток, напрежение и температура, както и експлоатационни влияния водещи до пряк отказ на транзистора. За този модел е в сила следната система диференциални уравнения:

$$\begin{aligned} \frac{dP_1(t)}{dt} &= -(\lambda_{12} + \lambda_{13} + \lambda_{14} + \lambda_{15} + \lambda_{16}) \cdot P_1(t) \\ \frac{dP_2(t)}{dt} &= \lambda_{21} \cdot P_1(t) - \lambda_{23} \cdot P_2(t) \\ \frac{dP_3(t)}{dt} &= \lambda_{13} \cdot P_1(t) + \lambda_{23} \cdot P_2(t) \\ \frac{dP_4(t)}{dt} &= \lambda_{14} \cdot P_1(t) - \lambda_{45} \cdot P_4(t) \\ \frac{dP_5(t)}{dt} &= \lambda_{15} \cdot P_1(t) + \lambda_{45} \cdot P_4(t) \\ \frac{dP_6(t)}{dt} &= \lambda_{16} \cdot P_6(t) \end{aligned} \quad (7)$$



Фиг. 1. Логико-вероятностен модел по метода „Дърво на отказите“ за възможните откази на даден MOSFET транзистор



**Фиг. 2.** Вероятностен модел за MOSFET транзистори, отчитащ влиянията на факторите водещи до отказ

Така синтезираните модели са симулирани в програмен продукт ItemToolKit. Резултатите за на база параметрите на конкретен MOSFET транзистор, тип IXFN34N80, работещ в преобразувател за индукционно нагриване, имащ две защиты по температура и защиты по ток и напрежение.

На фиг. 3 и фиг. 4 са представени резултатите от симулационните изследвания за период от  $t = 8760$  часа (една календарна година). Надеждността на транзистора е  $P_{VT}(t=8760) = 0,77594$  и важните събития които, ще водят до отказ са: повишаване на температура на кристала, както и повишаване на напрежението и тока на транзистора – фиг. 4. Представените събития са част от модела за възможните отказите на MOSFET транзистора – фиг. 2. Взети са под внимание, само минималните сечения с важност над 10% от всички възможни 11 минимални сечения, водещи до отказ в MOSFET транзистора.

	Parameter	Value
1	Unavailability Q	0.26405508
2	Failure Frequency W	2.5758072e-5
3	Mean Unavailability Qm	0.13870377
4	CFI	3.5e-5
5	Expected Failures	0.26407342
6	Unreliability	0.26405508
7	Total Down Time (TDT)	1215.0451
8	Total Up Time (TUT)	7544.9549
9	MTBF	33172.592
10	MTTF	28571.429
11	MTTR	4601.1637
12	Availability	0.73594492
13	Reliability	0.73594492
14	No of Cut Sets	11

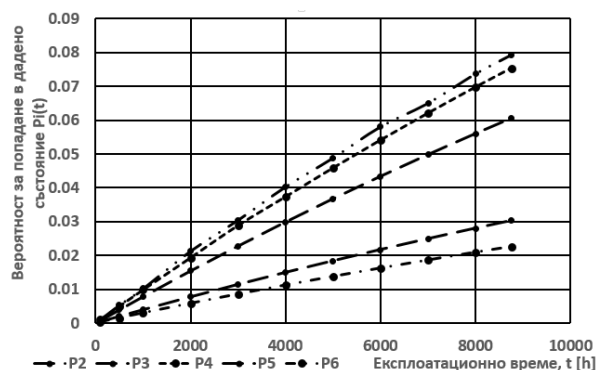
**Фиг. 3.** Показатели по надеждност за MOSFET транзистор тип IXFN34N80

Fault Tree Importance View				
	Event	F-Vesely	BirnBaum	B-Proshan
1	Event 19	0.28198378	1	0.27817992
2	Event 31	0.22754565	1	0.22647727
3	Event 29	0.19996684	1	0.19991118
4	Event 30	0.14971205	1	0.15086564

**Фиг. 4.** Събития, имащи голяма вероятност за получаване

На фиг. 5 до фиг. 9 са представени резултатите от симулационния модел, съставен по метода, Анализ на Марков“ и представен на фиг. 2.

На фиг. 5 са представени вероятностните характеристики на всички пет дефинирани състояния, различни от работоспособност (1). Състояние (2) показва вероятността за попадане в състояние на защита по висока температура, състояние (3) показва вероятността за попадане в състояние на отказ поради топлинен пробив в транзистора. Състояние (4) е свързано със задействане на защита по електрически режим (ток или напрежение) докато състояние (5) показва състояние на отказ на транзистора поради превишаване на параметрите на електрическия режим. Състояние (6) дефинира състояние на отказ, предизвикан от условията на експлоатация.

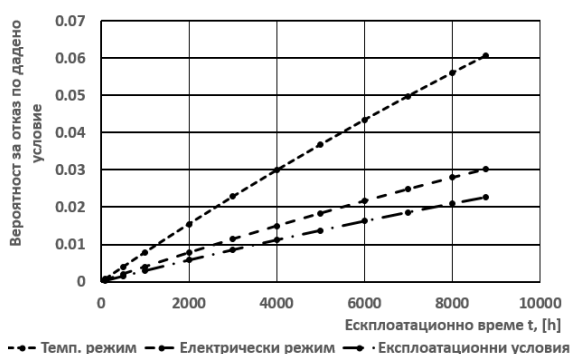


**Фиг. 5.** Вероятност за попадане в дадено състояние на MOSFET транзистор тип IXFN34N80

От графиката се вижда, че вероятностни събития (2) и (4) са с най-голяма вероятност, а с най-малка вероятност е събитие (6). Това показва две основни насоки – нуждата от ефективни защиты по електрически и топлинен режим на транзистора и по-слабото влияние на експлоатационните условия върху надежд-

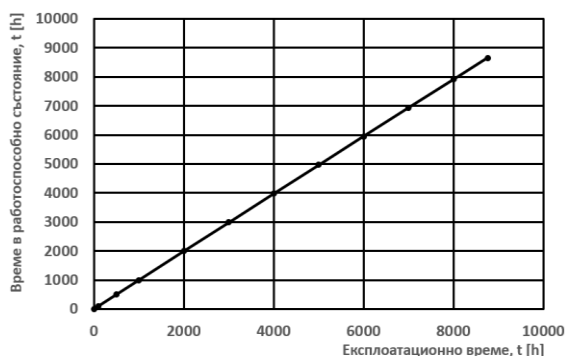
ността на MOSFET транзистора, спрямо електрическите и топлинните режими.

На фиг. 6 са показани резултатите само за вероятността за отказ по дадено условие – топлинен пробив, електрически пробив или претоварване по ток, както и отказ поради влошени експлоатационни условия. Вижда се, че в най-голяма вероятност е настъпването на топлинен пробив, т. е. топлинните режими и загубите влияят в най-голяма степен върху надеждността на MOSFET транзисторите. С приблизително еднаква вероятност са отказите свързани с електрическите режими и експлоатационните условия.



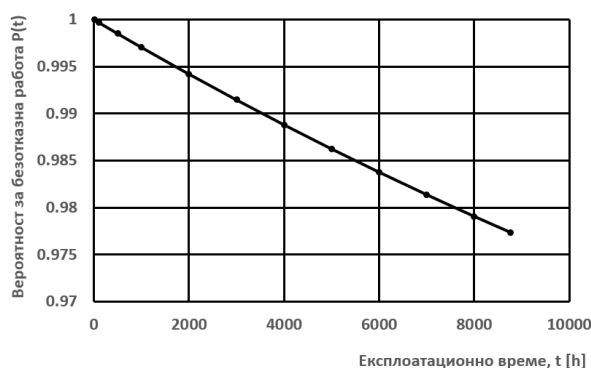
Фиг. 6. Вероятност за отказ по дадено условие на MOSFET транзистор тип ISFN34N80

На фиг. 7 е показана зависимостта на времето в работоспособно състояние на транзистора за време на експлоатация. Това време няма пряк физически смисъл, тъй като транзистора представлява невъзстановим елемент и при негов отказ няма как да се извърши възстановяване и възвръщане на работоспособността. С тази крива се установява, че за времето за което са направен симулационните изследвания, MOSFET транзистора се очаква да бъде работоспособен, предвид наличието на защитните схеми.



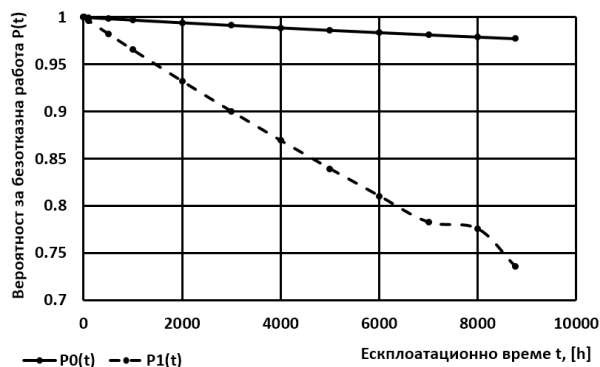
Фиг. 7. Време в работоспособно състояние на MOSFET транзистор тип ISFN34N80

На фиг. 8 е показана вероятността за безотказна работа на транзистора при така съставения вероятностен модел. Вижда се, че вероятността за безотказна работа намалява до ниво  $P_{VT}(t) = 0,9775$ , което е повишаване с приблизително 33% спрямо надеждността му при съставения логико-вероятностен модел по метода „Дърво на отказите“. Това отново показва ефективността и нуждата от влагането на защитни схеми по важните параметри водещи до отказ на транзистора.



Фиг. 8. Вероятност за безотказна работа на MOSFET транзистор тип IXFN34N80

На фиг. 9 са сравнени резултатите за вероятността за безотказна работа на транзистора със и без защитни схеми. С вероятност  $P_0(t)$  е обозначена вероятността за безотказна работа на транзистора с въведени защитни схеми и получена стойност по представения вероятностен модел на фиг. 2. С  $P_1(t)$  е обозначен вероятността за безотказна работа на транзистора без наличието на защитни схеми и получена по логико-вероятностния модел по метода „Дърво на отказите“, дефиниран на фиг. 1.



Фиг. 9. Вероятност за безотказна работа на MOSFET транзистор тип IXFN34N80 при наличие и отсъствие на защитни схеми

Отчетливо се вижда разликата в надеждността, като в края на симулирания период от една календарна година се наблюдава разлика от приблизително 33%.

Направените симулационни изследвания и получени резултати показват следното: по дадена методика за изчисление на интензивността на отказите и познаване на механизмите водещи до отказ за даден полупроводников елемент е създаден логико-вероятностен модел по метода «Дърво на отказите», чрез който да бъдат определени важността на отделните видове откази и логическата връзка между тях и причините които ги създават. Чрез предложен и приложен вероятностен модел съставен по метода «Анализ на Марков» са дефинирани възможните състояния: отказови по дадени условия – температурни режими, електрически режими и условия на експлоатация; както и защитни по дадена вложена защита в устройството. Получените резултати показват, че с най-голямо влияние върху отказите на даден MOSFET транзистор ще бъдат топлинните режими и загубите на мощност, след това електрическите режими и експлоатационните условия. С поставянето на защитни схеми по тези параметри се получава значително увеличаване на надеждността на транзистора, което показва нуждата от влагането на ефективни защитни схеми по топлинен и електрически режим.

## ЗАКЛЮЧЕНИЕ

В настоящия доклад се прилага логико-вероятностен подход при анализ на надеждността на MOSFET транзистори. Съчетани са една методика за прогнозиране на надеждността на електронни елементи (MIL-HDBK-217F) и два метода за моделиране на надеждността на електронни елементи и системи („Дърво на отказите“ и „Анализ на Марков“). Съставен е логико-вероятностен модел на възможните откази на конкретен MOSFET транзистор, който модел е приложим и за други идентични силови полупроводникови елементи. С този модел могат да бъдат определени важността на видовете възможни откази, механизма на тяхното получаване, както ефективността на вложените защитни схеми които могат да ги предотвратяват.

## БЛАГОДАРНОСТИ

Авторът изказва своята благодарност на всички рецензенти за техните съвети и предложения за подобряване на настоящия доклад. Авторът изразява благодарността си към Технически Университет - Габрово за финансирането на това изследване, по договор № 2005E на тема „Електронни преобразуватели на енергия на базата на нови полупроводникови елементи“.

## REFERENCE

- [1] Pham H. “Handbook of reliability engineering”, Springer – Verlag, London, 2003, ISBN 1852334533.
- [2] FIDES GUIDE 2004, Issue A, “Reliability methodology for electronic system”, Fides Group, France, 2004.
- [3] MIL – HDBK – 217F, Notice 2. Reliability prediction of electronic components. US DoD, 2003
- [4] Jones, D.R.H., “Failure analysis – case studies”, Pergamon, Amsterdam, 2001, ISBN: 0-08-043959-4.
- [5] Georgiev A., N. Nikolov and T. Papanchev, "Maintenance process efficiency when conduct reliability-centered maintenance of complex electronic systems," 2016 19th International Symposium on Electrical Apparatus and Technologies (SIELA), Bourgas, 2016, pp. 1-4, doi: 10.1109/SIELA.2016.7543002.
- [6] Gao Y. J., M. Zhou, G.-Y. Li, R. Li, and L.-M. Xiao, “Available transfer capability calculation based on markov chain and enumeration method”, Proceedings of the Chinese Society of Electrical Engineering), vol. 26, no. 19, 2006, pp. 41–46.
- [7] Zheng Z., L. Cui, A. Hawkes, “A study on a single unit Markov repairable system with repair time omission”, IEEE Trans. On reliability vol.55, No.2, June 2006, pp. 182 – 188.
- [8] Prodanov P., D. Dankov, “Study of Time for Preventive Maintenance of the Electronic Equipment”, Proceedings of XXI-th International Symposium on Electrical Apparatus and Technologies SIELA 2020, Bourgas, 3-6 May, 2020.
- [9] Knopik L, Migawa K. Semi-Markov system model for minimal repair maintenance. Eksploatacja i Niezawodnosc – Maintenance and Reliability

2019; 21 (2): 256–260,  
<http://dx.doi.org/10.17531/ein.2019.2.9>.

[10] Paś J, Klimczak T. Selected issues of the reliability and operational assessment of a fire

alarm system. *Eksplatacja i Niezawodność – Maintenance and Reliability* 2019; 21 (4): 553–561, <http://dx.doi.org/10.17531/ein.2019.4.3>.