

**АПРОКСИМИРАНЕ НА ФУНКЦИЯ ПОСРЕДСТВОМ ХАРДУЕРНО  
РЕАЛИЗИРАНА НЕВРОННА МРЕЖА****APPROXIMATION OF FUNCTION THROUGH A HARDWARE REALIZED  
NEURAL NETWORK****Stanko Stankov***Technical University of Gabrovo***Stefan Ivanov***Technical University of Gabrovo***Abstract**

*In the present work it has been made an overview of existing implementations of FPGA-based artificial neural networks. A concept of such a network to approximate a feature has been proposed on the base of ALTERA's CYCLONE II FPGA device.*

**Keywords:** artificial, neural network, FPGA.

**ВЪВЕДЕНИЕ**

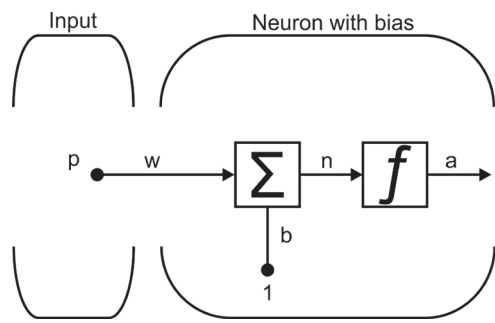
Интензивните изследвания в областта на невронните мрежи са свързани с идеята за създаване на интелигентна система за паралелни изчисления, която да работи по начин, близък до човешкия мозък. В областта на автоматичното управление невронни мрежи се използват при разработване на интелигентни системи за управление на роботи, манипулатори, транспортни средства, при идентификация и управление на сложни обекти, чиито динамични модели се характеризират с неопределеност и неточност. Освен в автоматиката, изкуствените невронни мрежи се използват и в редица други области – банковото дело, медицината, военното дело и др.

**ИЗЛОЖЕНИЕ**

Невронните мрежи са съставени от елементи, опериращи в паралел – неврони. Тези елементи се базират на структурата на биологичните нервни системи. Също както и в природата функцията на невронната мрежа като цяло се определя от броя и връзките на съставлящите я неврони. Чрез правилно обучение на невронната мрежа се постига висока точност на приближение на изходните данни към дадена очаквана

функция, като това се постига чрез регулиране на тегловните коефициенти на връзките между отделните неврони. Обикновено процеса на обучение на невронната мрежа се състои в това на даден набор входни параметри и очаквани резултати, така да се регулират теглата на връзките, че получаващите се на изхода резултати да са максимално близки или еднакви с очакваните. Веднъж обучена, невронната мрежа може да се използва да генерира изходни резултати при какъвто и да е набор входни сигнали. Описаният по горе начин на обучение е т.нар. обучение с учител (supervised training), съществува и т.нар. обучение без учител (unsupervised training). При него обучението се извършва, без да се използват данни за очакваните резултати на изхода, като в случая невронната мрежа се научава сама да класифицира постъпващите на входа данни в класове. Основно приложение при апроксимация на функции намират т.нар. невронни мрежи с обратно разпространение на грешката (back-propagation neural networks). Метода им на обучение е обучение с учител. Както беше споменато, основните градивни елементи на изкуствените невронни мрежи са невроните. Основно един неврон се състои от входове, на които постъпват входните параметри,

теглови коефициенти, по един за всеки вход на неврона, отместване и функция на активация. Показаният на фиг. 1 модел на неврон притежава един вход –  $p$ , тегловен коефициент на входа –  $w$ , отместване –  $b$ , което на практика е вход с тегло  $b$ , на който е подадена 1 и функция на активация –  $f$ . Изхода от неврона –  $a$ , се изчислява по формулата  $a = f(wp + b)$ .



Фиг. 1. Модел на неврон

Причината за широкото приложение на FPGA схемите е тяхната скорост и сравнително ниска цена. Те успешно се използват в областта на разпознаване на образи, прилагайки техниката на изкуствените невронни мрежи. За този случай са необходими много на брой икономични и бързи умножителни устройства. Поради ниската цена на тези схеми и сравнително високата им плътност – от 15000 до 500000 гейта, те са изключително подходящи за реализация на паралелно работещи алгоритми и по-специално алгоритми, реализиращи нелинейни преобразувания с помощта на изкуствени невронни мрежи.

Поради ниската цена и множеството те са подходящи за експериментални цели в областта на логическото управление, телекомуникациите, както и при реализация на определени типове изкуствени невронни мрежи.

FPGA е специално проектирана IC, която често се използва за създаване на прототипи. Всяко FPGA има три основни компонента: Конфигурационният логически блок (CLB) е най-важният компонент. CLB предвижда физическа поддръжка на програмата, интегрирана в FPGA. Друга част е Input Output Block (IOB), която поддържа входове и изходи на FPGA, правейки възможна комуникацията с други устройства [1].

Последната част е програмируема матрица на свързване (PI), която свързва различни периферии на FPGA и им позволява да общуват помежду си.

С напредването на технологиите на програмируемите логически устройства, FPGA са спечелили голям интерес към дизайна на цифровите системи.

Хардуерната реализация на изкуствени невронни мрежи (ANN) до голяма степен зависи от ефективното прилагане на един неврон.

Реконфигурируемите изчислителни архитектури на базата на FPGA са подходящи за хардуерно изпълнение на невронни мрежи и са отлична технология за внедряване на ANN хардуер.

Имплементирането на ANN в FPGA е относително лесен процес. След като невронната мрежа бъде обучена тя ще бъде интегрирана в FPGA.

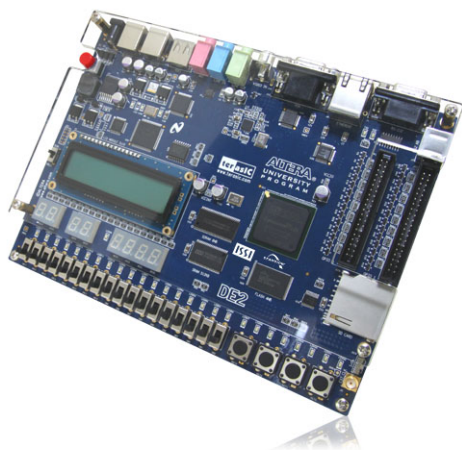
Препрограмиращите се FPGA позволяват прототипиране: в повечето приложения няколко невронни архитектури трябва да бъдат тествани, за да се намери най-ефективната. Това може да се извърши директно с хардуерната ефективност на базирано FPGA внедряване, без никъкви допълнителни разходи. Освен това добрата архитектура, която е проектирана и изпълнена, може да бъде заменена по-късно от по-добра, без да се налага да се проектира нов чип.

FPGAs могат да се използват за вградени приложения, когато надеждността и простотата на невронните изчисления са най-необходими. Дори големи изкуствени невронни мрежи могат да бъдат интегрирани в FPGA при условие, че методът за внедряване е достатъчно мащабируем. Концепцията FPGA осигурява лесна мащабируемост при реализирането на различни невронни мрежи.

## КОНЦЕПЦИЯ ЗА РЕАЛИЗИРАНЕ НА FPGA БАЗИРАНА НЕВРОННА МРЕЖА ЗА АПРОКСИМИРАНЕ НА ФУНКЦИЯ

За тази цел ще използваме развойната платка DE2 на фирмата ALTERA работеща с CYCLONE II FPGA. DE2 има много функции, които позволяват на потребителя

да реализира широк спектър от проектирани схеми, от прости вериги до различни мултимедийни проекти [2].



Фигура 2. Развойна платка ALTERA DE2

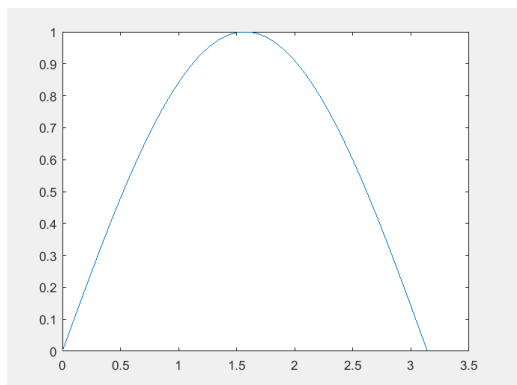
Като помощна среда се използва MATLAB, която е удобна за проектиране и изследване на невронни мрежи, тъй като притежава набор вградени функции за работа с тях, има голям брой toolbox-ове позволяващи решаване на многообразни задачи от различни предметни области, предлага апарат, позволяващ лесно обединяване на множество приложения в едно цяло, широко е използван за решаване на различни задачи от областта на управлението [3].

За демонстриране на използването на хардуерно реализирани невронни мрежи е избрана нелинейна функция, изменяща се по закона:

$$y = \sin(x); \quad (1)$$

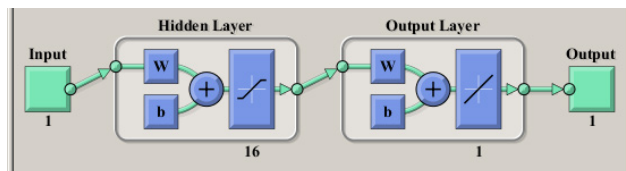
като  $0 < x < \pi$

На фиг. 3 е представена нелинейната функция, която се използва за обучение на невронна мрежа.



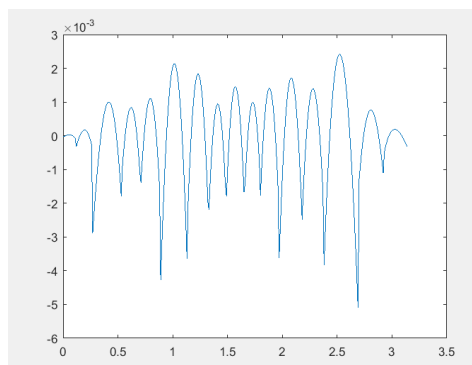
Фиг. 3. Функция използвана за обучение на невронна мрежа

Избрана е структура на невронната мрежа, която се състои от един скрит слой с 16 неврона в него. Функцията на трансфер на невроните е *satlins* – линейна с насищане. Изходният слой се състои от един неврон с линейна функция на трансфер. На фиг. 4 е представена структурата на невронната мрежа.



Фиг. 4. Структура на невронната мрежа

Невронната мрежа е обучена да осъществява апроксимиране на входните данни спрямо описаната по-горе нелинейна функция. Максималната грешка от обучението по абсолютна стойност е 0.0056. На фиг. 5 е показано разпределението на грешката [4].



Фиг. 5. Разпределение на грешката

За синтез на изкуствената невронна мрежа в хардуера на Altera е използвана програмата Matlab и по специално HDL Coder toolbox модула.

При синтеза се използва представяне на числата като числа с фиксирана запетая, като при входните и изходни промеливи са заделени 12 бита за стойността след запетаята.

При синтезирането на невронната мрежа със средата Quartus на Altera се получава използване на 225 логически блока от ресурсите на FPGA устройството, което е под 2% от предлаганите ресурси за реализиране на цифрови схеми.

## ЗАКЛЮЧЕНИЕ

Разработената и реализирана в хардуера изкуствена невронна мрежа демонстрира възможността за използване на FPGA устройства при апроксимиране на нелинейни функции. При реализацията на невронни мрежи се използва запис на стойностите във формат с фиксирана запетая.

Направената разработка може да бъде основа при разработване на хардуерно базирани изкуствени невронни мрежи за апроксимиране и на други типове нелинейни функции.

## REFERENCE

- [1] Manoilov P., Design of digital devices on super large integrated circuits using VHDL, Technical university of Sofia, 2009.
- [2] Sen Peng, Modern Digital Designs with EDA, VHDL and FPGA. Terasic Inc, 2015..
- [3] Tonchev Y., MATLAB Transformations, calculations, visualization. Tehnika, Sofia, 2005.
- [4] Marvin L., Neural Networks with MATLAB, CreateSpace Independent Publishing Platform, 2017.