

**ПОДХОДИ ЗА ОПТИМИЗАЦИЯ НА ОБЩОПРИЕТИ МОДЕЛИ НА АКТИВНИЯ ЕЛЕМЕНТ СПОРЕД ЦЕЛИТЕ НА ИЗСЛЕДВАНЕ**

**APPROACHES FOR OPTIMIZATION OF KNOWN ACTIVE ELEMENT MODELS AS PER THE PURPOSES OF THE EXPLORATION**

**Miroslav Tomov**

*Technical University - Gabrovo*

**Abstract**

*Approaches for optimization of known active element models as per the purposes of the exploration: This paper synthesizes description of a methodology for practical application of the original data sheet values of a transistor converting them into the electrical parameters of known equivalent schematic models to achieve a better approximation of V-A characteristics for the particular purposes of exploration of RF power amplifiers. The work with the automated software module could be useful either for designers or students to synthesize design schematics of new RF devices or to optimize some existing schemes for a better overall performance.*

**Keywords:** *equivalent model analysis, optimized model of RF amplifier, MOSFET model optimization*

**ВЪВЕДЕНИЕ**

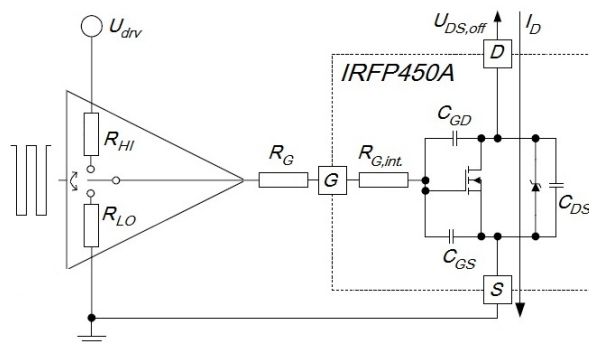
Необходимостта от максимална прецизност на физическите модели на активните елементи в усилвателните устройства, работещи в радиочестотната област, изисква намирането на начини за оптимизация на съществуващите под формата на аналогови еквивалентни електронни схеми утвърдени модели на транзистори.

Настоящата публикация представя изследвани от автора подходи за подобряване качествата на апроксимациите, реализирани от физическото моделиране на активния елемент чрез въвеждане в еквивалентната схема на модела на допълнителни дискретни физически елементи, както и техни математически модели, отчитащи с висока прецизност техните нелинейни характеристики.

В тази разработка е представено изследване на общоприет физически модел на мощен полеви транзистор IRFP450A. Опитите са проведени върху реализирана дискретна схема на мощен радиочестотен усилвател. Първоначалните параметри на елементите в схемата са изчислени предварително в симулационна среда на Advance Design System (ADS) и Genesys (приложение на ADS) на базата на известен физически модел на IRFP450A при високи честоти.

**ИЗЛОЖЕНИЕ**

Използвани са каталожни данни на полеви транзистор IRFP450A за изчисление на еквивалентните електрически параметри на елементите, изграждащи заместващата схема (фиг.1): капацитетите  $C_{GS}$ ,  $C_{GD}$ ,  $C_{DS}$ , праговото напрежение на гейта  $U_{th}$ , напрежението на платото на Милър  $U_{GS,Miller}$ , вътрешното съпротивление на гейта  $R_{G,int}$ , както и бързината на превключване на транзистора.



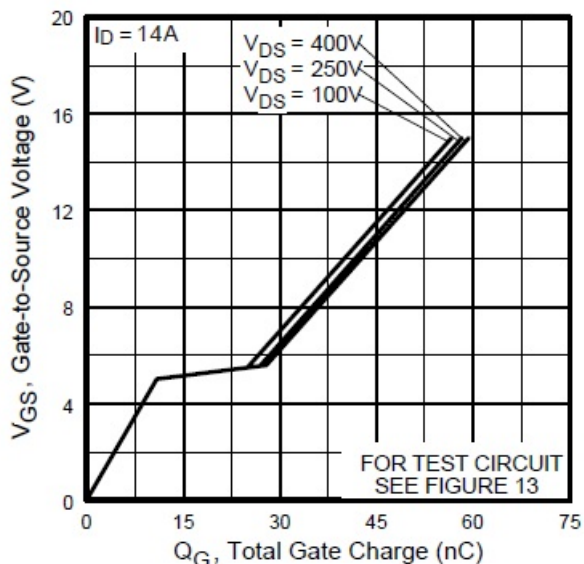
**Фиг.1.** *Обща еквивалентна схема на транзистора с управляващия драйвер*

Както е известно [1] стойностите на тези параметри са необходими при проектирането и анализа на режимите на работа в радиочестотните усилвателни устройства, из-

градени с изследвания MOSFET транзистор, понеже задават конкретни ограничителни условия, с които реалната схема на усилвателя трябва да бъде съобразена, за да бъдат постигнати желаните качествени показатели.

Използвани са следните каталожни данни за транзистора IRFP450A: номинално напрежение дрейн-сорс при запушено състояние  $U_{DS,off} = 400V$ , максимален дрейнов ток при пълен товар  $I_D = 5A$ , работна температура  $T_j = 100^\circ C$ , външно гейтово съпротивление  $R_G = 5\Omega$ , както и амплитудата на входния сигнал на гейта  $U_{DRV} = 13V$ , и изходните съпротивления на управляващата драйверна верига,  $R_{LO} = R_{HI} = 5\Omega$ .

Корекцията на амплитудата на входния сигнал на гейта е направена графоаналитично от зависимостта  $U_{GS}(Q_g)$ , където  $Q_g$  е пълният заряд на гейта (фиг. 3), за определяне на по-прецизна стойност на който, се отчитат съставлящите го компоненти  $Q_{gs}$  и  $Q_{gd}$  (фиг. 2). Достатъчно е да бъде известно нивото на  $U_{GS}$ , над което нарастването му става незначително при близо двойно увеличение на заряда на гейта - платото на Милър, (фиг. 2).

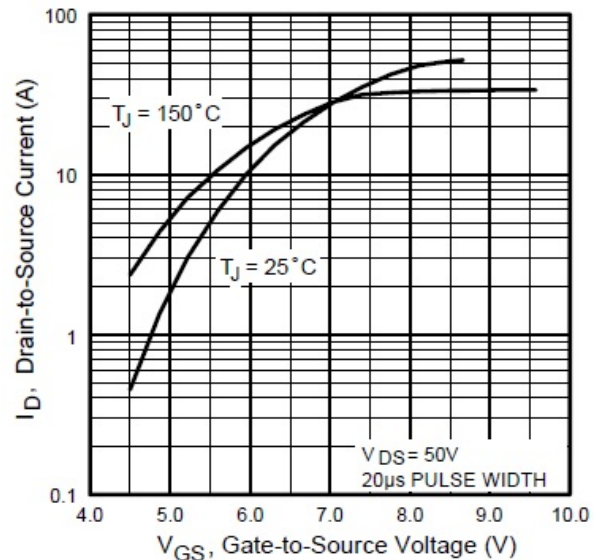


Фиг. 2. Зависимост на напрежението гейт-сорс от пълния заряд на гейта на IRFP450A

Стойността на  $U_{GS}$ , формираща платото на Милър, е изчислена съответстващо на стойността на  $C_{RSS,ave}$ , изчислена по-долу от израза (1). Увеличението на амплитудата на входния сигнал, предизвикано от „надза-

реждането“ на гейта се отчита непосредствено от графиката на фиг. 2.

Методът за определяне стойностите на  $U_{th}$  и  $U_{GS,Miller}$ , който практически дава най-точни резултати [8], е използването на кривите на съответните динамични волт-амперни характеристики от каталожните данни на транзистора (фиг. 3).



Фиг. 3. Динамични V-A характеристики на IRFP450A за два типични работни температурни режима

В случая е използвана кривата, съответстваща на температурен режим  $T_j = 150^\circ C$ . От нея са взети са две лесни за отчитане точки с координати, съответно  $(U_{GS1}, I_{D1})$  и  $(U_{GS2}, I_{D2})$ . За по-висока прецизност първо се задават стойностите на дрейновия ток  $I_{D1}$  и  $I_{D2}$ , тъй като координатната му ос е представена в логаритмичен мащаб. Така е по-лесно и по-точно да бъдат отчетени съответстващите им стойности  $U_{GS1}$  и  $U_{GS2}$  по абсцисата  $U_{GS}$ . Избрани са точките, за които:

$$I_{D1} = 3A \Rightarrow U_{GS1} = 5.25V \quad (1)$$

$$I_{D2} = 20A \Rightarrow U_{GS1} = 5.55V$$

Праговото напрежение гейт-сорс и напрежението на платото на Милър (съответно  $U_{th}$  и  $U_{GS,Miller}$ ) се изчисляват от изразите:

$$U_{th} = \frac{U_{GS1}\sqrt{I_{D2}} - U_{GS2}\sqrt{I_{D1}}}{\sqrt{I_{D2}} - \sqrt{I_{D1}}} \quad (2)$$

$$U_{GS,Miller} = U_{th} + \sqrt{\frac{I_L(U_{GS1} - U_{th})^2}{I_{D1}}} \quad (3)$$

Приемаме, че товарният ток е максималният дрейнов ток на транзистора при пълен товар:

$$I_L = I_{Dmax} = 5A \quad (4)$$

След заместване на избраните стойности от (1) в равенствата (2) и (3), за  $U_{th}$  и  $U_{GS,Miller}$  се получават съответно:

$$U_{th} = 5.06V \quad (5)$$

$$U_{GS,Miller} = 5.30V$$

Поради наличието на значим температурен коефициент на праговото напрежение  $TC = -0.007 V/^\circ C$ , получените резултати се налага да бъдат приведени към начално зададения температурен режим ( $T_j = 100^\circ C$ ) съгласно формулата:

$$\Delta U_{cor} = (T_j - T) * TC \quad (6)$$

където  $T = 150^\circ C$  температурата, за която е направено изчислението [6]. След заместване, за коригиращата добавка на праговото напрежение се получава:

$$\Delta U_{cor} = +0.35V \quad (7)$$

Важен параметър на заместващата схема (фиг. 1), който не е предоставен сред каталожните данни на транзистора е вътрешното входно съпротивление след гейта ( $R_{G,int}$ ). Този резистор е добавен в схемата, за да бъде представена и отчетена еквивалентната стойност на съпротивлението на веригата с разпределени параметри, свързваща гейтовете на отделните клетки в MOSFET. Поради това, разпределението на входния сигнал след гейта става подобно на разпределението му в преносна линия, в следствие на което се получават различни времена на превключване за отделните клетки в зависимост от разстоянията им до свързващата ги с гейта подложка.

Практиката показва, че най-надеждният начин за определяне на съпротивлението  $R_{G,int}$  е то да бъде измерено с помощта на мостова схема, което е направено лабораторно и за целите на настоящото изследване. Клемите на сорса и дрейна на IRFP450A се свързват накъсо. Използван е импедансен анализатор HP4194, настроен на  $R_S-C_S$ , или  $R_S-C_S-L_S$  еквивалентна верига, за да измери стойностите на серийно свързаните: вътрешно входно съпротивление на гейта  $R_{G,int}$ , входен капацитет на транзистора  $C_{ISS}$  и паразитна индуктивност  $L_{par}$ . Измерените стойности на тези величини са съответно:

$$R_{G,int} = 1.6k\Omega \quad (8)$$

$$C_{ISS} = 5.85nF$$

$$L_{par} = 12.9nH$$

От стойностите на входния, изходния и обратния проходен капацитет в таблицата с каталожните данни на транзистора (таблица 1), се изчисляват предполагаемите средни капацитети с помощта на следните равенства:

$$C_{RSS,ave} = 2C_{RSS,spec} \sqrt{\frac{U_{DS,spec}}{U_{DS,off}}} \quad (9)$$

$$C_{OSS,ave} = 2C_{OSS,spec} \sqrt{\frac{U_{DS,spec}}{U_{DS,off}}} \quad (10)$$

След заместване на стойностите на участващите каталожни величини, указани по-горе и в таблица 1, и изчисление, се получава:

$$C_{RSS,ave} = 5pF \quad (11)$$

$$C_{OSS,ave} = 153.5pF$$

Стойностите на еквивалентните капацитети (фиг. 1) са пресметнати по следните изрази:

$$C_{GD} = C_{RSS,ave} \quad (12)$$

$$C_{GS} = C_{ISS} - C_{RSS} \quad (13)$$

$$C_{DS} = C_{OSS,ave} - C_{RSS,ave} \quad (14)$$

където  $C_{GS}$  е пресметнат непосредствено от каталожните технически данни на транзистора, освен това е постоянна величина, независима от напрежението гейт-сорс.

$$C_{GD} = 5 \text{ pF} \quad (15)$$

$$C_{GS} = 2028 \text{ pF}$$

$$C_{DS} = 148.5 \text{ pF}$$

Капацитетите  $C_{DS}$  и  $C_{GD}$  са изразено нелинейни и силно зависещи от изменението на напреженията върху тях. Спазено е условието използваните каталожни стойности да са измерени при еднакви тестови условия.

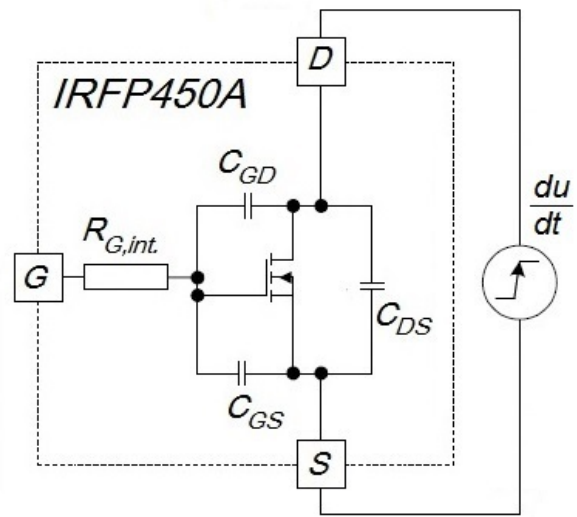
|                        | Parameter                       | Min. | Typ. | Max. | Units | Conditions                                    |
|------------------------|---------------------------------|------|------|------|-------|---|
| $g_{fs}$               | Forward Transconductance        | 7.8  | —    | —    | S     | $V_{GS} = 50V, I_D = 8.4A$                    |
| $Q_g$                  | Total Gate Charge               | —    | —    | 64   | —     | $I_D = 14A$                                   |
| $Q_{gs}$               | Gate-to-Source Charge           | —    | —    | 16   | nC    | $V_{DS} = 400V$                               |
| $Q_{gd}$               | Gate-to-Drain ("Miller") Charge | —    | —    | 26   | —     | $V_{GS} = 10V$ , See Fig. 6 and 13 ④          |
| $t_{don}$              | Turn-On Delay Time              | —    | 15   | —    | —     | $V_{DD} = 250V$                               |
| $t_r$                  | Rise Time                       | —    | 36   | —    | ns    | $I_D = 14A$                                   |
| $t_{doff}$             | Turn-Off Delay Time             | —    | 35   | —    | —     | $R_G = 6.2\Omega$                             |
| $t_f$                  | Fall Time                       | —    | 29   | —    | —     | $R_D = 17\Omega$ , See Fig. 10 ④              |
| $C_{iss}$              | Input Capacitance               | —    | 2038 | —    | —     | $V_{GS} = 0V$                                 |
| $C_{oss}$              | Output Capacitance              | —    | 307  | —    | —     | $V_{DS} = 25V$                                |
| $C_{riss}$             | Reverse Transfer Capacitance    | —    | 10   | —    | pF    | $f = 1.0MHz$ , See Fig. 5                     |
| $C_{gss}$              | Output Capacitance              | —    | 2859 | —    | —     | $V_{GS} = 0V, V_{DS} = 1.0V, f = 1.0MHz$      |
| $C_{oss}$              | Output Capacitance              | —    | 81   | —    | —     | $V_{GS} = 0V, V_{DS} = 400V, f = 1.0MHz$      |
| $C_{oss \text{ eff.}}$ | Effective Output Capacitance    | —    | 96   | —    | —     | $V_{GS} = 0V, V_{DS} = 0V \text{ to } 400V$ ④ |

**Таблица 1.** Каталожни технически данни на мощен MOS транзистор IRFP450A, използвани в изчисленията

Характерно за MOSFET транзисторите е, че са чувствителни към бързината на включване само когато напрежението дрейн-сорс нараства рязко. В общия случай, включването на транзистора е предизвикано от тока, който тече през  $C_{GD}$  и създава положително напрежение гейт-сорс ( $U_{GS}$ ). Когато амплитудата на  $U_{GS}$  надвиши праговото напрежение на включване на транзистора ( $U_{th}$ ), той започва да се отпушва. Процесът на включване се развива по три начина.

**I случай** - По отношение на капацитивния делител на напрежение, формиран от  $C_{GD}$  и  $C_{GS}$  (фиг4), напрежението гейт-сорс може да бъде изчислено по формулата:

$$U_{GS} = U_{DS} \frac{C_{GD}}{C_{GS} + C_{GD}} \quad (16)$$



**Фиг. 4.** Еквивалентна схема на транзистора с капацитивен делител на напрежение

Когато  $U_{GS} < U_{th}$ , транзисторът е изключен (запушен) [2]. Максималното напрежение дрейн-сорс, което осигурява това условие се изчислява от приблизителното равенство:

$$U_{DS, max} \approx U_{th} \frac{C_{GS} + C_{GD}}{C_{GD}} \quad (17)$$

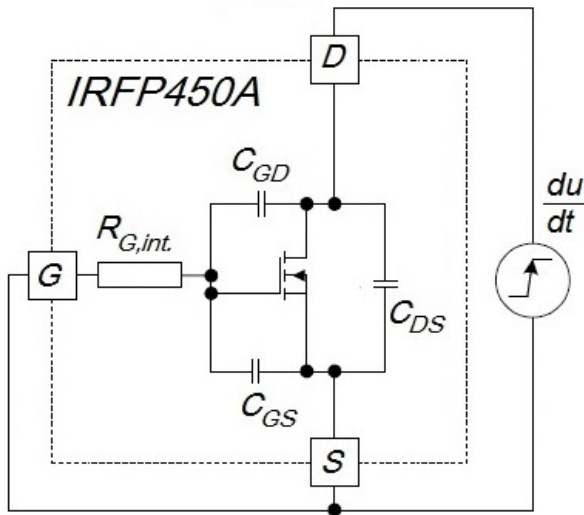
Този подход предоставя пълна защита срещу спонтанно включване на транзистора при ниски нива на напрежението, независимо от вътрешното гейтово съпротивление и външните управляващи импеданси.

**II случай** - При по-високи приложени напрежения, трябва да се определи естественото ограничение на бързината на превключване на транзистора. Тази характеристика съответства на максимално бързото изменение на напрежението, при което той си остава изключен в идеалния случай, когато външният управляващ импеданс е нула. Това е означено като свързани накъсо гейт и сорс (фиг.5). Включването на транзистора е предизвикано от пад на напрежението върху резистора  $R_{G, int}$  от тока през кондензатора  $C_{GD}$ .

Естественото ограничение на бързината на изменение на напрежението се изчислява от равенството:

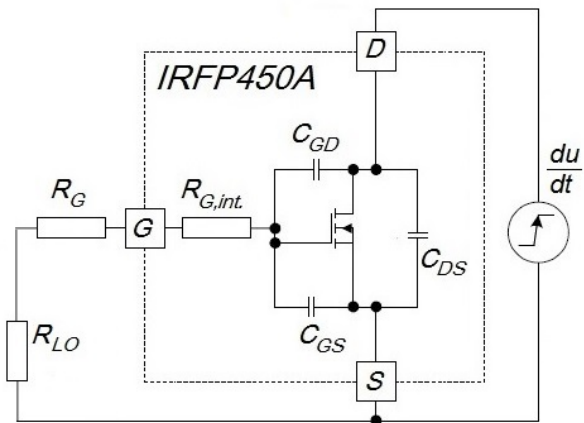
$$\left( \frac{du}{dt} \right)_{N-Lim} = \frac{U_{th}}{R_{G, int} + C_{GD}} \quad (18)$$

Тази величина е много важна за оценка стабилността на транзистора при някои негови специфични приложения, когато бързината на изключване е ускорена от други елементи в схемата.



Фиг. 5. Еквивалентна схема на транзистора при свързани накъсо гейт и сорс

**III случай** – Пресмята се резултатното ограничение бързината на изменение на формата на напрежението дрейн-сорс, обусловено от влиянието на паразитните елементи в реалния MOSFET и на характеристиките на драйверната верига (фиг. 6).



Фиг. 6. Еквивалентна схема на IRFP450A, отчитаща паразитните капацитети и влиянието на управляващата верига върху бързината му на превключване

За да бъде избегнато включване на транзистора, напрежението гейт-сорс трябва да бъде по-малко от праговото напрежение:

$$\left(\frac{du}{dt}\right)_{Lim} = \frac{U_{th}}{C_{GD}(R_{G,int} + R_G + R_{LO})} \quad (19)$$

Важно е да се има предвид фактът, че праговото напрежение на полевия транзистор силно зависи от работната температура.

Усилвателната схема е реализирана с MOSFET транзистор IRFP450A, свързан между входната и изходната съгласуващи вериги. Този транзистор е широко използван в превключващите токозахранващи устройства [2], но работи ефективно и в радиочестотната област. С управляваща мощност от 200 W е постигнат дрейнов КПД от 95% и пълнен КПД от 90%. При симулацията са използвани освен предоставеният от производителя оригинален SPICE модел на IRFP450A, и описаните по-горе оптимизирани модели, всеки от които е подходящ за конкретни условия и режим на работа за съответните който възпроизвежда с висока точност формите на напрежението, коефициента на полезно действие и нивата на хармониците на реалния транзистор [3].

## ЗАКЛЮЧЕНИЕ

Проведеният анализ позволява да бъдат направени следните изводи:

Съществуващите модели на активните елементи сравнително лесно, с неголеми, целенасочени усложнявания на елементния състав на еквивалентната схема, могат да бъдат оптимизирани според конкретните изисквания към спецификите в режимите и условията на работа на радиочестотните усилвателни устройства.

Прилагането на тази концепция допринася значително да бъдат подобрени и резултатите от компютърните симулации на процесите в радиокомуникационните устройства без това да усложнява инженерната работа по проектирането им. Тези приложения водят до подобряване качествата на апроксимациите, реализирани от последващото физическо моделиране на активния елемент. Нещо повече, вече е лесно приложимо е да бъдат създавани хибридни модели, чиято обща схема е наподобява класическа еквивалентна електронна схема, в която, обаче, част от елементите ѝ освен физически, могат да бъдат зададени като

математическа функция или като програмен ред.

Благодарение на по-прецизното моделиране на процесите в реалния транзистор чрез оптимизиране на подбора на елементите и топологията на еквивалентната схема на подобрените модели трябва да се базира не само на усилването при специфична стойност на честотата, но също така и при желаната отразена честота.

Характеристиките и цялостното поведение на физическите реализираните комуникационни устройства стават все по-близки до предварителните симулации, т.е. непредвидените негативни ефекти стават все по-малко.

Създаден е графо-изчислителен модул в среда на Advanced Design System (ADS) и Genesys (ADS), който може да бъде прилаган за оптимизация на моделни схеми, работещи в широк честотен диапазон (включително до свръхвисоки честоти).

## ЛИТЕРАТУРА

- [1] Grebennikov A. V., RF and Microwave Power Amplifier Design, New York: McGraw-Hill, 2004.
- [2] Kazimierzczuk, M.K., "RF power amplifiers", ТК7871.58.Р6К39, 2008
- [3] Cripps S. C., Advanced Techniques in RF Power Amplifier Design, © 2002 ARTECH HOUSE, INC. 685 Canton Street Norwood, MA 02062, ISBN 1-58053-282-9, 2002
- [4] Davis J. F., Rutledge D. B., Industrial Class-E Power Amplifiers With Low-Cost Power MOSFET's And Sine-Wave Drive , Conference Papers For RF Design'97, Santa Clara, CA, pp.283-297, Sept, 1997.
- [5] W. Andreycaк, Practical Considerations In High Performance MOSFET, IGBT and MCT Gate Drive Circuits, Unitrode Corporation, Application Note U-137
- [6] E. Wittenbreder, "Zero voltage switching pulse width modulated power converters", U.S. Patent No. 5402329.
- [7] J. Bliss, The MOSFET Turn-off Device - A New Circuit Building Block, Motorola Semiconductor, Engineering Bulletin EB142, 1990.
- [8] R. Erickson, "Lecture 20, The Transistor as a Switching Device", Power Electronics ECE-579 Course Notes, Fall 1987, pg. 20-4 through 20-16.
- [9] R. Severns, J. Armijos, MOSFET Electrical Characteristics", MOSPOWER Applications Handbook, Siliconix, Inc., 1984, pg. 3-1 through 3-8.
- [10] B. R. Pelly, "A New Gate Charge Factor Leads to Easy Drive Design for Power MOSFET Circuits", International Rectifier, Application Note 944A
- [11] Nedelchev I., Sadinov S., Tomov M., RF Paralel Circuit Class E Power Amplifier. International Science Conference Unitech'2016, TU Gabrovo, volume 2, p.46-51, ISSN1313-230X, 2016
- [12] Karapenev B. Modelling and simulation exploration of a simplified model of power RF MOSFET. Scientific studies of the University of Ruse, volume 51, series 3.2, p.46-51, ISSN1311-3321, 2012.